



Уважаемый преподаватель компьютерной архитектуры, схемотехники или системного программирования:

Разработчик микропроцессорных ядер MIPS, компания Imagination Technologies, в сотрудничестве с ведущими российскими университетами и производителем микроконтроллеров Microchip Technology - объявляет о проведении серии семинаров в России, посвященных новому продукту для образования - MIPSfpga. **Четыре бесплатных однодневных семинара посвященные MIPSfpga, пройдут с 26 по 30 октября в университетах Москвы, Зеленограда и Санкт-Петербурга. В дополнение к ним, MIPSfpga будет представлен на отдельном, платном семинаре Microchip Masters Russia в Санкт-Петербурге / Зеленогорске.**

Сайт для регистрации на семинары MIPSfpga в университетах
bit.ly/mipsfpga-russia-registration

Сайт для регистрации на семинар Microchip Masters Russia
bit.ly/microchip-masters-russia-registration

MIPSfpga - бесплатно лицензируемые для университетов исходные тексты промышленного микропроцессорного ядра MIPS microAptiv UP. Это ядро используется как основа микроконтроллера Microchip PIC32MZ, а также новой платформы для "интернета вещей" - Samsung Artik 1.

Ядро MIPS microAptiv UP применяется в промышленности вместе со стандартным за последние 25 лет технологическим процессом проектирования микросхем, при котором процессор и другие компоненты системы на кристалле разрабатываются на языке описания аппаратуры Verilog, после чего описание через несколько преобразований превращается в маску, по которой на фабрике изготавливаются микросхемы.

Образовательная версия MIPS microAptiv UP - MIPSfpga - использует альтернативный путь реализации: описание системы превращается в файлы конфигурации для недорогих

студенческих плат с программируемыми пользователем вентиляемыми матрицами (ППВМ), которые часто называют программируемыми логическими интегральными схемами (ПЛИС) или Field Programmable Gate Array (FPGA).

Такое решение открывает много возможностей для образования:

1. Студенты могут строить свои собственные прототипы систем на кристалле, соединяя микропроцессорное ядро, память и спроектированные ими устройства ввода-вывода
2. Внутренние регистры можно подсоединять к выходным портам и выводить наружу информацию о текущем состоянии процессорного конвейера, кэшей и устройства управления памятью. После этого процессор можно запустить на низкой тактовой частоте и наблюдать его работу "в замедленной съемке".
3. Студенты могут экспериментировать со своими вариантами кэшей, проектировать многоядерные системы со специализированными сопроцессорами, экспериментировать с разделением задачи на аппаратную и программную часть.

Таким образом MIPSfpga занимает нишу между упрощенными академическими реализациями MIPS, которые традиционно применяются в курсах по микроархитектуре - и законченными промышленными процессорами, по которым студенты учат программирование встроенных систем. MIPSfpga - идеальная платформа для обучения системному мышлению на стыке разработки аппаратуры и программирования.

Места и даты проведения семинаров по MIPSfpga, учреждения и ответственные инструкторы

Инструктор от **Imagination Technologies** - Юрий Панчул, старший инженер по разработке аппаратуры, отделение процессоров MIPS

26 октября 2015 - Москва / Зеленоград, Национальный исследовательский университет «Московский институт электронной техники» (**МИЭТ**). Инструкторы:

- Алексей Переверзев, д.т.н., доцент, заведующий кафедрой Вычислительной техники
- Петр Андреев, ведущий программист
- Евгений Ливенцев и Александр Силантьев, ассистенты

27 октября - Москва, Московский государственный университет имени М. В. Ломоносова (**МГУ**). Инструкторы:

- Михаил Шуплецов, к.ф.-м.н., ассистент кафедры математической кибернетики факультета вычислительной математики и кибернетики
- Владислав Подымов, к.ф.-м.н., младший научный сотрудник кафедры математической кибернетики факультета вычислительной математики и кибернетики
- Борис Данилов, младший научный сотрудник кафедры математической кибернетики факультета вычислительной математики и кибернетики
- Проведение семинара курирует руководитель магистерской программы «Дискретные управляющие системы и их приложения», д.ф.-м.н., зам. декана по научной работе и финансам, профессор кафедры математической кибернетики факультета вычислительной математики и кибернетики Сергей Андреевич Ложкин.

28 октября - Москва, Национальный исследовательский ядерный университет «**МИФИ**», ранее Московский инженерно-физический институт. Инструктор:

- Максим Горбунов, к.т.н., доцент кафедры Микро- и наноэлектроники НИЯУ МИФИ, зам. зав. отделением ФГУ ФНЦ НИИСИ РАН

29 октября - Санкт-Петербург / Зеленогорск, отель "Аквамарин", конференция Microchip Masters Russia, организованный компанией **Гамма-Санкт-Петербург**, официальным дистрибутором **Microchip Technology** в России.

- На **Microchip Masters Russia** будет только полуторачасовая презентация про MIPSfpga, а не полный семинар, как в университетах.

30 октября - Санкт-Петербург, Университет **ИТМО**, ранее Санкт-Петербургский национальный исследовательский университет информационных технологий, механики и оптики. Инструкторы:

- Алексей Евгеньевич Платунов д.т.н., проф. каф. вычислительной техники
- Павел Валерьевич Кустарев к.т.н., доц. каф. вычислительной техники
- Аспиранты каф. вычислительной техники Быковский Сергей, Антонов Александр, Яналов Роман, Пинкевич Василий

Содержание семинаров в университетах

1. Приветствие участникам семинара.
2. Краткий рассказ об образовательных программах Imagination Technologies, обзор разрабатываемых компанией процессорных ядер и их применений.
3. Краткий обзор архитектуры (системы команд) MIPS, микроархитектуры (устройства конвейера) ядра MIPSfpga и некоторых его блоков - кэшей и устройства управления виртуальной памятью.

4. Демонстрация моделирования минимальной системы с процессорным ядром MIPSfpga с помощью симулятора Mentor ModelSim Student Edition. Создание проекта, симуляция, загрузка в симулированную систему пользовательской программы, анализ результатов на временных диаграммах.
5. Демонстрация синтеза, размещения и трассировки системы с ядром MIPSfpga в среде Xilinx Vivado. Создание проекта, задание временных ограничений, использование IP-блоков от Xilinx. Обзор синтезированных схем на разных этапах, интерпретация рапорта о тайминге и утилизации ресурсов ПЛИС.
6. Демонстрация загрузки синтезированной системы в конфигурационную память ПЛИС на плате Digilent Nexys4 DDR с ПЛИС Xilinx Artix-7.
7. Демонстрация использования пакета Codescape для кросс-компиляции встроенных программ, написанных на Си и ассемблере и преобразования их в форматы, пригодные как для работы в симулированной системе, так и для загрузки в систему на ПЛИС.
8. Демонстрация соединения кросс-отладчика, работающего на персональном компьютере, с системой на ПЛИС, используя отладочный адаптер BusBlaster, пакет OpenOCD и интерфейс EJTAG ядра MIPSfpga.
9. Обсуждение портирования MIPSfpga на платы с другими ПЛИС.
10. Лабораторные работы, на которых участники семинара реализуют на языке Verilog простейшие периферийные устройства, моделируют систему на симуляторе ModelSim, синтезируют систему используя Xilinx Vivado, загружают результат в плату с ПЛИС, используют пакет Codescape для кросс-компиляции программ и кросс-отладки для работы с системой через отладочный адаптер.
11. Обсуждение использования MIPSfpga для широкого спектра студенческих лабораторных работ, курсовых проектов и исследований в области гетерогенных систем на кристалле.
12. Заключение, вопросы и ответы.

Регистрация

Участие в семинарах в университетах для сотрудников образовательных учреждений бесплатно, однако количество мест ограничено, поэтому мы просим вас зарегистрироваться заблаговременно.

Университеты-организаторы предоставляют для семинаров компьютерные классы, а Imagination Technologies предоставляет FPGA платы, но если вы можете, мы рекомендуем принести ваш собственный ноутбук с 64-битным Windows 7 или Windows 8, на котором установлен пакет последней версии Xilinx Vivado с работающей лицензией (бесплатной или платной) для RTL синтеза Artix-7 FPGA. Также желательно предварительно зарегистрироваться в образовательной программе Imagination и скачать пакеты MIPSfpga Getting Started и MIPSfpga Fundamentals. Установщик пакета Codescape Essentials и программного обеспечения OpenOCD для работы с отладочным адаптером BusBlaster находится внутри пакета MIPSfpga Getting Started.

Если вы хотите перед семинаром освежить знания по основам цифровой логики, концепциям языков описания аппаратуры, концепциям ассемблера, архитектуры и микроархитектуры процессоров, мы рекомендуем вам скачать бесплатный русский перевод популярного учебника Дэвида Харриса и Сары Харрис “Цифровая схемотехника и архитектура компьютер”, PDF файл которого также доступен на сайте образовательных программ Imagination Technologies.

Ожидаем вас на семинаре!

Роберт Оуэн,



Менеджер университетских программ
Imagination Technologies

e-mail: Robert.Owen@imgtec.com

Web: <http://community.imgtec.com/university/>

